

前回:
仮想記憶の導入

今回:
仮想記憶の実現
仮想アドレスを物理アドレスに変換する仕組み
キャッシュとの関係

キーワード:
ページ表, ページフォールト, TLB

第14回 仮想記憶(2)

9.8 アドレス変換の高速化
アクセスは同一ページ内に連続する可能性が高い
時間的局所性
空間的局所性

最近変換したページ表のエントリを覚えておく有効

TLB (translation look-aside buffer)
最近アクセスした仮想ページ番号と物理ページ番号のペア
ページ表のサブセット
「ページ表のキャッシュ」とも考えられる

エントリ数 32 - 4K個程度

アドレスマッピング
フルアソシアティブ (小容量)
セットアソシアティブ

アドレス変換の際は, まずTLBにアクセス
なければページ表を利用(TLBミス)
TLBにも登録(キャッシュミスと同様)

9.9 キャッシュと仮想記憶の関係
キャッシュは物理アドレスに対して動作

アドレス変換を先に行って物理アドレスを得る必要

9.9.1 図7.25
まずTLBによって仮想アドレス -> 物理アドレス
この図ではTLBはフルアソシアティブ
TLBがヒットすれば物理アドレスが得られる

続いて物理アドレスでキャッシュを参照
この図ではダイレクトマッピング
キャッシュがヒットすればデータが得られる

9.9.2 TLBやキャッシュのミスの場合 図7.26

TLBミス
ページ表を使ってアドレス変換
対象ページが主記憶になければページフォールト
主記憶にあればアクセス

キャッシュミス
主記憶にアクセス (前回説明済み)

9.10 仮想記憶の効果(まとめ)
メモリ共用
プログラムを実アドレスのどこにも配置可能
(-> 9.1.1 複数プログラムの番地の競合)
(-> 9.1.4 同一コードの共有)

「動的再配置」 dynamic relocation
プログラムを実メモリ上で(コピーせずに)移動可能
アドレス変換があるから

十分なメモリ確保
主記憶容量
(-> 9.1.2 実メモリの不足)
連続した空き領域
(-> 9.1.3 フラグメンテーション)

学生による授業評価

科目番号 1276
科目名 計算機通論
教員氏名 寺田 実